**2018년 2월 7일(수), 16:15-17:30**
**Room J (육백I, 6층)**

## N. VLSI CAD 분과
## [WJ4-N] Test & Reliability
좌장: 양준성 교수(성균관대학교), 정재용 교수(인천대학교)

| | |
|---|---|
| **WJ4-N-1**<br>**16:15-16:30** | **A New Scan Architecture for Concurrent Test Using IEEE Std. 1687**<br>장석준, 임현찬, 강성호<br>*Department of Electrical and Electronic Engineering, Yonsei University* |
| **WJ4-N-2**<br>**16:30-16:45** | **3D Memory의 Reliability 향상을 위한 Data Migration Methods**<br>김재산, 양준성<br>*성균관대학교 반도체디스플레이공학과* |
| **WJ4-N-3**<br>**16:45-17:00** | **IEEE 1687 표준 기반의 HBM 테스트 플랫폼**<br>Kyeong Cheol Kang, Jin Uk Kim, Yong Jun Choi, and Sung Ju Park<br>*Department of Computer Engineering, Hanyang University* |
| **WJ4-N-4**<br>**17:00-17:15** | **두 개의 보호 수준을 갖는 오류정정부호**<br>So-Yeon Kang, Joon-Sung Yang<br>*Department of Information and Communication Engineering, Sungkyunkwan University* |
| **WJ4-N-5**<br>**17:15-17:30** | **이중 캐시 개념을 활용한 ECC 기법 최적화**<br>Jung Min You, Joon-Sung Yang<br>*Department of Information and Communication Engineering, Sungkyunkwan University* |