



# 제25회 한국반도체학술대회

The 25<sup>th</sup> Korean Conference on Semiconductors

2018년 2월 5일(월)-7일(수), 강원도 하이원리조트 컨벤션 호텔

2018년 2월 7일(수), 10:45-12:15

Room J (육백, 6층)

## L. Analog Design 분과

### [WJ2-L] Analog Circuit Design

좌장: 김종선 교수(홍익대학교), 허승찬 박사(삼성전자)

<p>WJ2-L-1 10:45-11:00</p>	<p><b>Design of a 10-bit CMOS Image Sensor with a Self-Calibrating Cyclic A/D Converter</b> Yunjeong Kim, Sooyoun Kim, and Minkyu Song <i>Department of Semiconductor Science, Dongguk University</i></p>
<p>WJ2-L-2 11:00-11:15</p>	<p><b>Design of a High speed Full-HD CMOS Image Sensor with a Column Parallel SAR ADC</b> Min Hyun Jin, Soo Youn Kim, and Min Kyu Song <i>Department of Semiconductor Science, Dongguk University</i></p>
<p>WJ2-L-3 11:15-11:30</p>	<p><b>A 16-Channel Implantable Neural Recording System</b> Taeju Lee<sup>1</sup>, Soonyoung Hong<sup>2</sup>, Chongsoo Jung<sup>1</sup>, Junghyup Lee<sup>2</sup>, and Minkyu Je<sup>1</sup> <i><sup>1</sup>School of Electrical Engineering, KAIST, <sup>2</sup>Department of Information and Communication Engineering, DGIST</i></p>
<p>WJ2-L-4 11:30-11:45</p>	<p><b>부분 소자 정합 기법 기반의 12비트 150MS/s 전류 구동 0.18um CMOS DAC</b> 이은창, 박준상, 안태지, 이승훈 <i>서강대학교 전자공학과</i></p>
<p>WJ2-L-5 11:45-12:00</p>	<p><b>이중채널 12비트 160MS/s 28nm CMOS 비동기 파이프라인 SAR ADC</b> 박준상, 이은창, 안태지, 이승훈 <i>서강대학교 전자공학과</i></p>
<p>WJ2-L-6 12:00-12:15</p>	<p><b>빠른 응답을 갖는 저전력 CL-LDO 레귤레이터</b> 탕준, 이재성, 노정진 <i>한양대학교 전자통신공학과</i></p>