

제20회 한국반도체학술대회

2013년 2월 4일(월)~6일(수) / 웰리힐리파크 (구, 성우리조트)

우) 302-120 대전광역시 서구 둔산동 1018번지 대한빌딩 5층 / 담당: 최은영 팀장, 김아영
TEL: (042) 472 -7461 FAX: (042) 472 -7459 E-mail: kcs@cosar.or.kr

N. VLSI CAD 분과

Room I

루비3 (본관, 5층)

2013년 2월 5일(화) 15:15-16:30

[T13-N] Addressing State-of-the-art Chip Implementation Issues

좌장: 김지훈(충남대학교), 유승주(POSTECH)

T13-N-1	15:15-15:30	Modeling Method for Accurate Estimation of Subthreshold Leakage Current Considering Transistor Stacks 김은영, 차홍파, 이상일 SK Hynix 선행설계 CAE팀
T13-N-2	15:30-15:45	Static Verification Method for Accurate Detection of Electrical Violations at Transistor Level Design 성방현, 차홍파, 이상일 SK Hynix 선행설계 CAE팀
T13-N-3	15:45-16:00	Evaluating Performance Monitor at Near Threshold Voltage 김하영, 유승주, 이승구 포항공과대학교 전자전기공학과
T13-N-4	16:00-16:15	A Verification System for Tooling Specification and Mask Data Young-Chul Kim, Hyun-Ho Jang, So-Youn Kim, Ki-Hyun Kim, Wan-Chul Kong, Kee-Sik Ahn, and Sung-Bum Park MagnaChip Semiconductor
T13-N-5	16:15-16:30	Scrub Period Evaluations of Multi-Level Cell PRAM 최영근, 유승주, 이승구 포항공과대학교 전자전기공학과